

# パケット処理装置に適したトークン方式バス調停法と 性能解析\*

和崎 克己\*\* 不破 泰\*\*\* 中村 八東\*\*\*\* 清水 英孝\*\*\*\*\*

(平成8年10月21日 受理)

## The Reallization and Evaluation of A Bus Arbitration Method Based on Token Passing Suited for Packet Processing Devices

Katsumi WASAKI, Yasushi FUWA, Yatsuka NAKAMURA and Hidetaka SHIMIZU

In this paper, we propose a new bus arbitration method suited for composing processors for packet exchange. Arbitration architecture provides one signal line for connecting the processors of each peripheral channel in a ring and circulates a 1-bit token among them. Also, we consider dividing the channels into multiple groups and propose an independent bus composition method designed to reduce the packet waiting times. The characteristics of the proposed method are examined by constructing and analyzing a Markovian model of the system. Finally, we verified the accuracy of analysis by comparing the results against simulation and use these results in discussing the best divisions of channels in terms of packet delay.

### 1 まえがき

コンピュータネットワークにおけるターミナルサーバ等のパケット処理装置においては、装置内の各モジュール間でパケットを転送するためのバスの構成と、その調停法が大切である。特に最近のVLSI技術の進歩に伴い、パケット処理装置においてもマルチプロセッサ化により処理能力の向上が図られており、バスの構成・調停の重要度はますます増大している。従来より、バスの調停に関する多くの研究が行われ、またバス調停機能を備えたいいくつかの標準バスも規格化されている(例えば、文献1)~6)。

\* 平成7年10月7日 電子情報通信学会信越支部大会発表予稿に加筆

\*\* 電子制御工学科 助手

\*\*\* 信州大学工学部情報工学科 助教授

\*\*\*\* 信州大学工学部情報工学科 教授

\*\*\*\*\* 長野県情報技術試験場 研究員

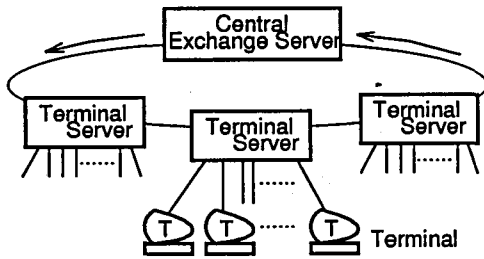


図1 S-netの構造

Fig. 1: Configuration of S-net.

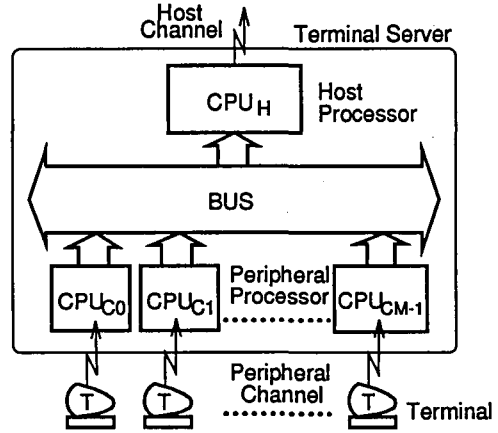


図2 ターミナルサーバの構成

Fig. 2: Configuration of a terminal server.

著者らは、これまで *S-net*<sup>7)</sup> とよぶキャンパスネットワークを提案し、構築・運用を行ってきた。*S-net*は、リング型に接続したターミナルサーバが端末からのパケットを1台の中央交換装置に集め、この装置から各端末にパケットを送信するというスター型の論理構成をとる(図1参照)。このターミナルサーバは、端末を接続する複数の周辺チャンネル毎のプロセッサと、リングに接続する1つのホストチャンネル用のプロセッサがバスを共有している(図2参照)。パケット化された端末からの受信データが、バスを通してホストチャンネルに出力される。つまり、複数の周辺チャンネル間で、ホストチャンネルへのバスを調停し合いながら利用する構成をとる。

本論文では、このような構成のシステムに適したバス構成・調停法を提案する。このシステム構成は、周辺チャンネルをプロセッサシステム、ホストチャンネルを共有のメモリやI/Oチャンネルと置き換えれば、通常のマルチプロセッサシステムの構成と同じであり、提案手法は汎用性が高い。その原理は、各周辺チャンネル間をリング状に結ぶバスとは独立した1本の信号線を用い、バスの調停をこの信号線を流れる1bitのトークンを用いて行うというものである。トークンパッシング方式を用いたネットワーク調停法はIEEE 802.5<sup>8)</sup>等で規定されている。また、データを送信すると同時にトークンを次のノードに手渡すという本論文で示す方法(2-1で後述)についても、ANSI X3.148<sup>9)</sup>等のマルチトークン方式としてFDDI物理層に規定・応用されている。提案方式はバス調停に伴うオーバーヘッドを小さくするため、プロセッサ毎にRS flip-flopを用意し、状態セット用の1本の信号線でリング状に接続する。結果、トークン転送が高速で高いバス・スループットが得られる、バス使用権は各プロセッサ間で均等に与えられる、使用する信号線が少なく調停用ハードウェアの規模が小さい、等の利点を享受できる。更に周辺チャンネルの数が増えたときには、周辺チャンネルを複数のグループに分割し独立したバス構成にすることで、パケット待ち時間の減少を図る構成についても提案する。

本方式の特性を議論するために、マルコフモデルを用いた数学モデルを作成して性能解析を行う。解析には平衡点解析<sup>10)</sup>とよぶ手法を用い、解析精度を検証するためにシミュレーション結果との比較を行う。また、解析結果を用いて周辺チャンネルの最適なグループ分けについても論じる。

## 2 バス調停方式

### 2-1 トークンリングによるバス調停

提案するバス調停のシステム構成を図3に挙げ、調停方法を以下に説明する。

$Ch_0 \sim Ch_{M-1}$ のMチャンネルそれぞれにプロセッサ  $CPU_{C_0} \sim CPU_{C_{M-1}}$  が用意され、専用の共有バスによって、ホストプロセッサ  $CPU_H$  へパケットを直接転送する。また、トークンリング (Token-Ring) と呼ぶ1本の信号線で、M台のプロセッサを次々とリング状に接続する。バス使用権の調停は、このトークンリング上を循環する1bitのトークン (token) を用いて行う。トークンを獲得したプロセッサが、バスの使用権を有している。プロセッサ間で循環するトークンは、共有バスとは独立して転送される。

RS flip-flop によるトークン循環の構成図を図4に挙げ、バス使用権の調停方法について、説明する。

この構成は、プロセッサ毎に RS flip-flop を用意し、状態セット用の1本の信号線でリング状に接続するものである。RS flip-flop は、入力  $S, R$  と出力  $Q$  を有する。入力  $S$  または  $R$  に状態変化のためのパルスを送ることにより、状態値 (出力  $Q$ ) は各々1または0にセットされる。あるチャンネルにトークンが到着する (そのチャンネルの RS flip-flop の  $S$  にパルスが入る) と、状態値が1にセットされる。この時、当該チャンネルのプロセッサは、バスの使用権を獲得し、バッファに送出すべきパケットを保有しているならばバスを使用して、バッファ内のパケットを一つ送る。

送出すべきパケットを保有していないか、または1つのパケット送信が完了した後、トークンを次のチャンネルへ渡し、使用権を放棄する。これは、次のチャンネルに設けられた RS flip-flop の入力  $S$  と、自身の RS flip-flop の入力  $R$  にパルスを送ることに対応する。以上の作業を各プロセッサが次々に行うことにより、トークンの循環によるバス使用権の調停が行われる。

本方式の特徴を以下に述べる。トークンの転送のためには、RS flip-flop の入力  $S$  にパルスを与えるのみという、簡単な方式を採用したため、次の周辺チャンネルへのトークン転送が高速に行われる。このため、バス調停のためのオーバーヘッドが小さくて済む。よって、高いバスのスループットが得られる。また、トークンリング上の各チャンネルはトークンの獲得に関し互いに対等であり、バス使用権は各チャンネル間で均等に与えられる。更に本方式は1本の信号線でチャンネルを次々に接続していく方法であり、使用する信号線が少なく、また必要なハードウェア規模も小さくて済む。

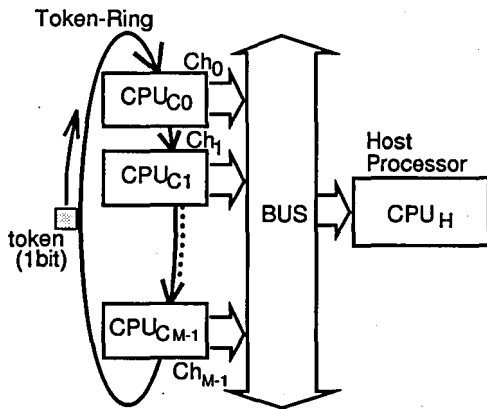


図3 トークンリングによるバス調停の構成  
Fig. 3: Configuration of bus arbitration using a token ring.

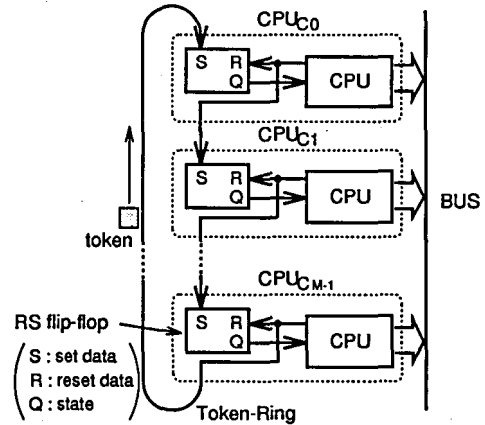


図4 RS flip-flop によるトークン循環  
Fig. 4: Token passing based on RS flip-flops.

## 2-2 バスの分割

提案したバス調停方式では、バッファにパケットを有して出力を待っているチャンネルへ、循環しているトークンが到達するまでの時間は、周辺チャンネル数  $M$  が増えるに従って増大する。提案方式では、トークンが当該チャンネルへ到達するまでの時間が短いほど、受信バッファに格納されているパケットの待ち時間が小さい。このため、1トークンリングあたりのチャンネル数を減らし、パケットの待ち時間を小さくする方策として、周辺チャンネルを複数のグループに分けて、独立したバスとする構成を提案する。階層化したトークンリングによるバス分割の構成を図5に挙げ、調停方法を以下に説明する。

$M$  台の周辺チャンネルを  $P$  台ずつ  $Q$  のグループに分ける。各グループではグループ内の  $P$  台のプロセッサ ( $CPU_{C_0} \sim CPU_{C_{P-1}}$ ) 間でローカルバス (Local Bus) を調停して用い、パケットをローカルプロセッサ ( $CPU_{L_0} \sim CPU_{L_{Q-1}}$ ) に転送する。  $Q$  台のローカルプロセッサは、共有するバス (Master BUS) を調停して用い、受信したパケットをホストプロセッサへ転送する。各グループ内プロセッサおよびローカルプロセッサ間のバス調停は、各々前節で述べた RS flip-flop を用いた 1bit のトークンリングによる方法である。

また、各グループ内の Local BUS と、上位の Master BUS の転送速度は同じである。このため、ローカルプロセッサは、下位の Local BUS から転送されるパケットを受信し始めると同時に、Master BUS を用いてホストプロセッサへのパケットの転送が可能である。

このバスの分割による効果は 4-2 で考察する。

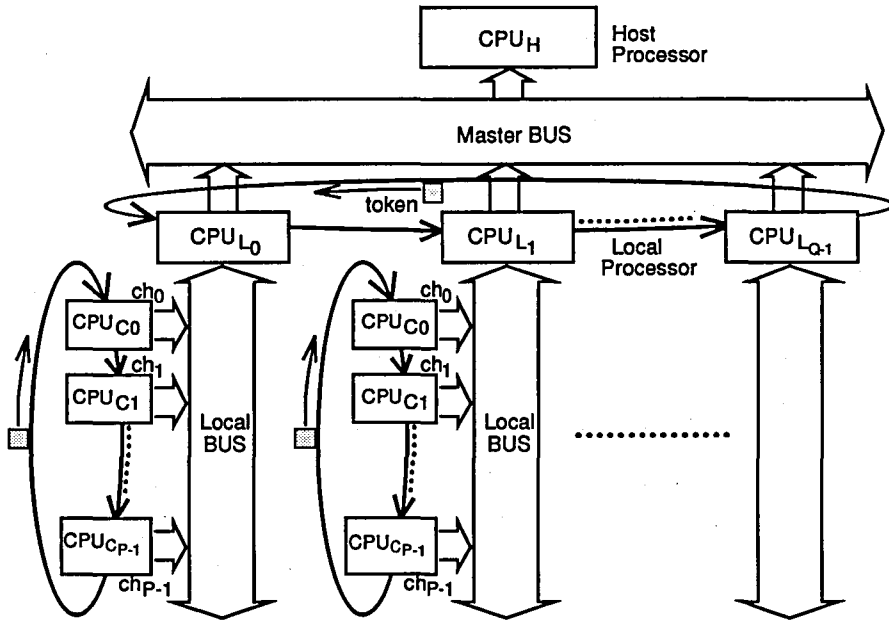


図 5 階層化トークンリングによるバスの分割

Fig.5: Bus partitions based on a hierarchical token ring.

### 3 特性解析

本章では、提案方式の特性を議論するために、マルコフモデルを用いた数学モデルを作成して性能解析を行う。

最初に図 3 に示すトークンリング上の各周辺チャンネルの各々がとり得る状態をモードとして表し、このモード間の遷移の関係を表した離散マルコフモデルを作成する。次に、作成したモデルを平衡点解析<sup>10)</sup>の手法で解析する。更に、バスを分割した方式についても、特性解析の検討を行う。

#### 3-1 仮定

モデル化と解析を容易にするため、以下の仮定を行う。

- (A1) チャンネルが次のチャンネルにトークンを転送するために要する時間を  $L_i$  とする。  $L_i$  時間を 1 ステップとし、解析はこの  $L_i$  毎の時間単位 (ステップ) によって行う。
- (A2) パケットの転送に必要な時間を  $T_a$  とする。時間  $T_a$  はトークン転送時間  $L_i$  の整数倍とする。つまり、 $H = T_a / L_i$  を満たす整数  $H$  が存在する。
- (A3) 各チャンネル内の受信バッファ容量は有限とし、蓄えられるパケット数を  $T$  とする。

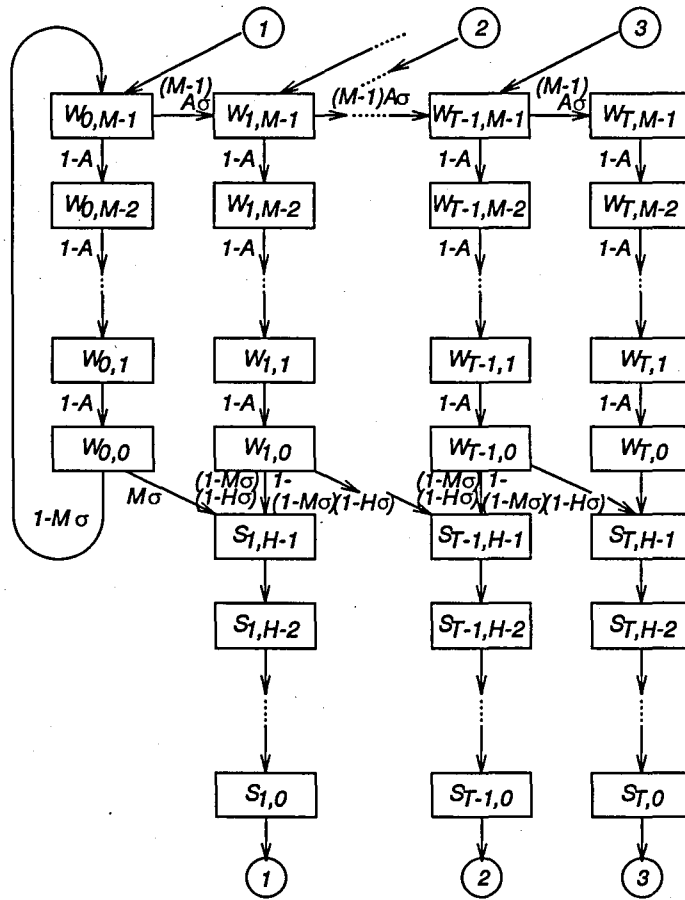


図 6 トークンリング上のチャンネルのマルコフモデル  
 Fig.6: A Markovian model for token ring channels.

(A4) 各チャンネルでは、送出すべきパケットが1ステップ当り確率 $\sigma$ で一つ発生するものとする。

### 3-2 モデル化

提案方式のうち、バスを分割せず全体を1つのトークンリングで調停する場合の離散マルコフモデルを作成する。作成したモデルを図6に示す。図中、モードを四角で表す。

各モードは、トークンの受信を待つか、トークンを転送中であるモード(以下Wモード)と、トークンを持ち、パケットを送信中であるモード(以下Sモード)とに分かれる。

Wモードにあるチャンネルの状態は、2つのパラメータで決定される。一つは、そのチャンネル内のバッファに $v$ 個( $v = 0, 1, \dots, T$ )のパケットがあるという $v$ パラメータである。

もう一つは、トークンの流れと逆の方向に、リング上を  $x$  チャンネル ( $x = 0, 1, \dots, M-1$ ) さかのぼったチャンネルが、現在トークンを持っているという  $x$  パラメータである。  $v$  パラメータの値が  $i$  ,  $x$  パラメータの値が  $j$  の  $W$  モードを、  $W_{i,j}$  と書く。

$x=0$  の  $W$  モードにあるチャンネルは、トークンを持っている。このとき、このチャンネルがバッファにパケットを持たない場合、次のチャンネルへトークンの送信を開始し、  $W_{0,M-1}$  モードへ遷移する。そして、他のチャンネルはすべて  $x$  パラメータの値を 1 減らす。一方、  $x=0$  の  $W$  モードにあるチャンネルがパケットを持つ場合は、  $S$  モードへ遷移する。

$S$  モードにあるチャンネルの状態は、2 つのパラメータにより決まる。一つは、転送中のパケットを含めてバッファ内に  $y$  個 ( $y = 1, 2, \dots, T$ ) のパケットを有するという  $y$  パラメータである。もう一つは、パケットの送信を完了するまでに、あと  $z$  ステップ ( $z = 0, 1, \dots, H-1$ ) 要するという  $z$  パラメータである。  $y$  パラメータの値が  $i$  ,  $z$  パラメータの値が  $j$  の  $S$  モードを、  $S_{i,j}$  と書く。

$z$  パラメータの値は、ステップ時間毎に 1 減る。この時、  $W$  モードにある他のチャンネルの  $x$  パラメータの値は、  $S$  モードにあるこのチャンネルがトークンを保持しているため、変化しない。チャンネルが  $z=0$  のモードにある時は、パケットの送出をすべて完了しており、次の遷移でトークンの転送を開始して、  $W_{y-1,M-1}$  モードとなる (パケット数も 1 減る)。また、  $W$  モードにある他のチャンネルは、  $x$  パラメータの値を 1 減らす。

ここで、確率変数  $A(\mathbf{n})$  を定義する。  $\mathbf{n}$  は、3-3 で定義するモデルの状態ベクトルである。

$$A(\mathbf{n}) = \begin{cases} 1 & \text{トークンを持つチャンネルは、} \\ & \text{遷移時にトークンを持ち続ける} \\ 0 & \text{トークンを持つチャンネルは、} \\ & \text{遷移時にトークンを送信する} \end{cases} \quad (1)$$

$A(\mathbf{n})=1$  の時は  $W$  モードにある他のチャンネルの  $x$  パラメータの値は変化せず、  $A(\mathbf{n})=0$  の時は  $x$  パラメータの値が 1 減る。

### 3-3 解析

#### 3-3-1 平衡点方程式

作成したモデルの解析を行う。このモデルにおいて、  $W_{v,x}$  モードにあるチャンネル数を表す確率変数を  $w_{v,x}$  ,  $S_{y,z}$  モードにあるチャンネル数を表す確率変数を  $s_{y,z}$  とおく。そして、モデルの状態ベクトル  $\mathbf{n}$  を次のように定義する。

$$\mathbf{n} = ( w_{0,0}, w_{0,1}, \dots, w_{0,M-1}, w_{1,0}, w_{1,1}, \dots, w_{1,M-1}, \dots, w_{T,0}, w_{T,1}, \dots, w_{T,M-1}, \\ s_{1,0}, s_{1,1}, \dots, s_{1,H-1}, s_{2,0}, s_{2,1}, \dots, s_{2,H-1}, \dots, s_{T,0}, s_{T,1}, \dots, s_{T,H-1} )$$

このベクトル  $\mathbf{n}$  は、既約な有限状態マルコフ連鎖となる。このマルコフ連鎖を、平衡点解析の手法を用いて解析する。平衡点解析では、システムは常に平衡点に留まっていると仮定

する。そこで、各モードへ流入する平均チャンネル数と各モードから流出する平均チャンネル数とを等しくおいた次式を得る。

$$w_{i,0} = D^i w_{0,0} \quad (i = 0, 1, \dots, T-1) \quad (2)$$

$$w_{T,0} = CD^T w_{0,0} \quad (3)$$

$$w_{i,j} = \frac{1}{1-A(\mathbf{n})} D^i w_{0,0} \quad (i = 0, 1, \dots, T-1)(j = 1, 2, \dots, M-1) \quad (4)$$

$$w_{T,j} = \frac{C}{1-A(\mathbf{n})} D^T w_{0,0} \quad (j = 1, 2, \dots, M-1) \quad (5)$$

$$s_{1,z} = \left\{ \frac{(M-1)A(\mathbf{n})\sigma}{1-A(\mathbf{n})} + M\sigma \right\} w_{0,0} \quad (6)$$

$$s_{i,z} = \left[ \left\{ 1 + \frac{(M-1)A(\mathbf{n})\sigma}{1-A(\mathbf{n})} \right\} D^{i-1} - \frac{(M-1)A(\mathbf{n})\sigma}{1-A(\mathbf{n})} D^{i-2} \right] w_{0,0} \quad (i = 2, 3, \dots, T) \quad (7)$$

なお、式中  $C, D$  は次式で定義するものである。

$$C = (1 - M\sigma)(1 - H\sigma) \quad (8)$$

$$D = \frac{(M-1)A(\mathbf{n})\sigma}{C(1-A(\mathbf{n}))} \quad (9)$$

そして  $w_{0,0}$  について解いた式から、 $A(\mathbf{n})$  に関する次式が得られる。

$$1 + \frac{D - D^T}{1 - D} + \frac{(M-1)A(\mathbf{n})\sigma}{1 - A(\mathbf{n})} D^{T-1} = (1 - A(\mathbf{n})) \left[ \frac{1 - D^T}{1 - D} + CD^T + H \left\{ \frac{D - D^T}{1 - D} + M\sigma + \frac{(M-1)A(\mathbf{n})\sigma}{1 - A(\mathbf{n})} D^{T-1} \right\} \right] \quad (10)$$

与えられた  $\sigma, M, H$  から、この (10) を満たす  $A(\mathbf{n})$  を求め ( $0 \leq A(\mathbf{n}) \leq 1$ )、この  $A(\mathbf{n})$  と (2)~(7) より平衡点における  $\mathbf{n}$  の要素がすべて求まる。平衡点解析では、システムは常に平衡点に留まっていると仮定し、解析を行う。このため、ここで求めた平衡点における要素の値を用いて、平均パケット遅延を 3-3-2 に示す様に求める。

### 3-3-2 平均パケット遅延

ターミナルサーバ内での平均パケット遅延は、周辺チャンネルでのパケット発生から、ホストプロセッサへの転送開始までの、バッファでの待ち時間となる。この待ち時間は、モデルの解析結果とリトルの公式により、以下の様に求める。

$$D_1 = \frac{N_1}{Q_1} - H + \frac{M}{2} \quad (11)$$



なお,  $N_1$  はシステムが平衡点にあるときバッファ内にある全パケット数, また  $Q_1$  はバッファから各ステップ時間毎に出力されるパケットの個数であり, 次式で与えられる.

$$N_1 = \sum_{i=1}^T \sum_{x=0}^{M-1} i \times w_{i,x} + \sum_{y=1}^T \sum_{z=0}^{H-1} y \times s_{y,z} \quad (12)$$

$$Q_1 = \sum_{y=1}^T s_{y,H-1} \quad (13)$$

### 3-4 バス分割方式の解析

バスを分割する方式 (図 5) について解析する. 下位の周辺チャンネル群における解析は, 3-3 の解析と同様である.

下位チャンネルが  $S_{y,H-1}$  モードから遷移する際, パケットの転送が開始される. よって, 下位リングから転送されてくるパケットの発生確率  $\sigma_H$  は, 次式で与えられる.

$$\sigma_H = \sum_{y=1}^T S_{y,H-1} = \left[ \frac{D - D^T}{1 - D} + M\sigma + \frac{(M-1)A(n)}{1 - A(n)} D^{T-1} \right] w_{0,0} \quad (14)$$

与えられた  $\sigma_H, M, H$  から, (10) を満たす  $A(n)$  を上位リングについて求める. 上位リングでのパケット転送待ち時間  $D_H$  は, 求めた状態ベクトルから (11) と同様に求めることができる. 従って, バス分割方式での平均パケット遅延  $D_2$  は次式で与えられる.

$$D_2 = D_1 + D_H \quad (15)$$

## 4 評価

これまでに検討したモデルによる解析結果の精度を調べるため, シミュレーションによる結果と比べる. また, 本システムの性能について論じる. 数値例は, チャンネル数  $M$  を 64, 24 とし, トークンを 1bit, パケット長を 128bit として解析する. 共有バスのバス幅は 8bit とする.

この条件下で仮定 (A2) における  $H$  について考える. トークン転送時間 ( $L_t$ ) は, CPU が自分の RS flip-flop の入力 R と, 次のチャンネルの CPU の RS flip-flop の入力 S にパルスを出すのに要する時間であり, ポートへの出力命令一回分の実行時間となる. また, バスへのパケット送信は, 一度の出力動作で 8bit 送信し, この出力動作は上記  $L_t$  と同じポートへの出力命令の実行時間である. このため, パケット送信に要する時間 ( $T_a$ ) は, (パケット長  $\div$  8)  $\times L_t$  となる. 従って,  $H (= T_a / L_t)$  はパケット長  $\div$  8 の値をとり, パケット長が 128bit のとき,  $H = 16$  となる.

シミュレーションは仮定 (A1) ~ (A4) を使い, シミュレーション時間は 15,000,000 ステップとする. 更に, シングルラン法<sup>11)</sup> により, 95% の信頼区間を求める.

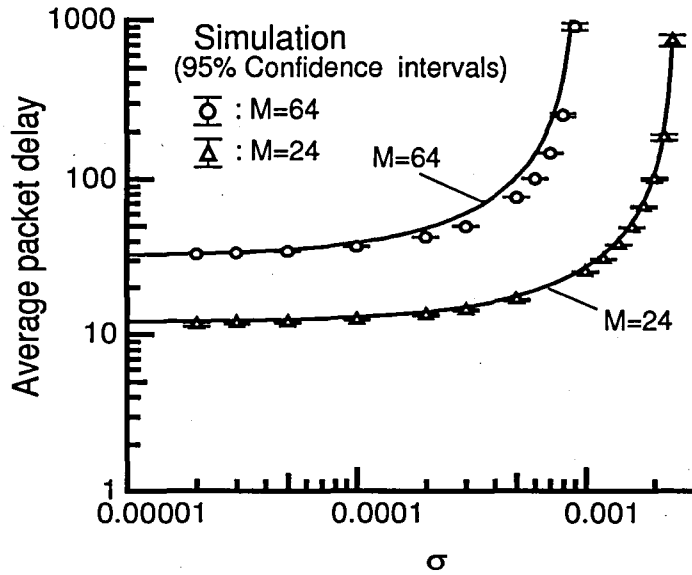


図7 平均パケット遅延と $\sigma$ の関係 ( $M=64, 24, H=16, T=10$ )

Fig.7: Average packet delay vs.  $\sigma$  for  $M=64, 24, H=16$  and  $T=10$ .

#### 4-1 平均パケット遅延に関する考察

バッファに蓄積可能な最大パケット数が  $T=10$  の場合について、パケット発生確率  $\sigma$  と平均パケット遅延 ( $T_a$  で正規化) との関係を図7に示す。図中、実線が解析によって得られた値を示し、 $\circ$  $\triangle$  がそれぞれ  $M=64, 24$  のシミュレーション結果を示す。解析値とシミュレーション結果とは良く一致しており、解析の精度が高いことがわかる。

#### 4-2 バス分割の効果と最適な分割方法に関する考察

バス分割構成のモデルにおける解析結果を、4-1と同様にシミュレーションによる結果と比べる。ここでは、全チャンネル数  $M (= P \times Q)$  を64、パケット転送に要するステップ数  $H=16$ 、端末バッファの容量  $T=10$  とし、いくつかの  $P, Q$  の組合せについて解析する。シミュレーション時間は15,000,000ステップとする。

$\sigma$  と平均パケット遅延 ( $T_a$  で正規化) との関係を図8に示す。図中 $\circ$ がバスの分割をせず  $M=64$  である場合、また $\triangle$  $\square$ がそれぞれ、 $P \times Q = 32 \times 2, 8 \times 8$  でバスを分割した場合のシミュレーション結果を示す。解析値とシミュレーション結果とは良く一致しており、バス分割を行った場合の平均パケット遅延についても、解析の精度が高いことがわかる。

全体の傾向として、低負荷時では、バスを分割した構成の方が平均パケット遅延時間は小さくなり、分割した効果が表れている。負荷を上げていくと、ある $\sigma$  (図8では $\sigma=0.001$ ) を越えた辺りで、いずれの場合も遅延時間が急激に大きくなる。

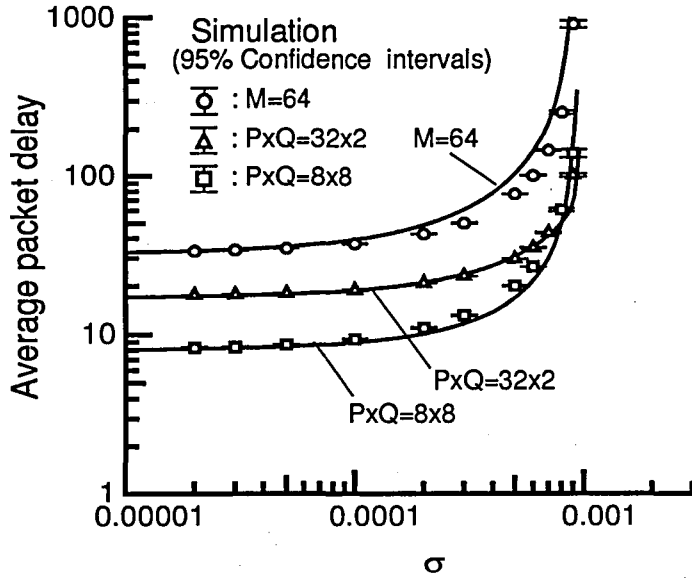


図 8 平均パケット遅延と $\sigma$ の関係 ( $M = 64$ , バス分割  $P \times Q = 32 \times 2, 8 \times 8$ ,  $H = 16$ ,  $T = 10$ )

Fig.8: Average packet delay vs.  $\sigma$  for  $M = 64$ , BUS partition  $P \times Q = 32 \times 2, 8 \times 8$ ,  $H = 16$  and  $T = 10$ .

高負荷以外の場合において、分割方法 ( $P, Q$  の組合せ) をどの様にすれば、遅延時間が最小となるか、以下に考察する。

パケットが発生してチャンネルのバッファに蓄積されてから、そのチャンネルにトークンが到着するまでの時間が、遅延時間となる。このため、トークンが途中で通過したチャンネル数が少ないほど、パケットの遅延時間は短い。バスを分割した構成の方が、分割しない構成に比較してリング当りのチャンネル数は少なくできるので、結果、遅延時間は小さくなる。このとき、トークンが途中で通過するチャンネル数の平均は、下位、上位リングが各々  $P/2, Q/2$  で、全体で  $(P + Q)/2$  となる。

以上より、分割する場合に  $P + Q$  が最小になるように分割すれば、遅延時間は最も小さい。例えば、 $P \times Q = 64$  の場合は  $P = Q = 8$  の時に遅延時間が最小になる。

## 5 まとめ

本論文では、ターミナルサーバの構成に適する、トークンリングを利用した、新しいバス調停の方式を提案した。周辺チャンネル数が増えた場合に、バスを分割することで端末バッファでのパケット待ち時間の減少を図る方法も併せて提案した。提案方式のマルコフモデルを作成し、平衡点解析の手法を用いて解析した。シミュレーション結果と比較し解析精度

を検証した。また、バス分割構成の場合について最適な分割方法について考察した。

今後の課題としては、提案方式と他の調停方式との比較、提案方式を用いたターミナルサーバの試作と *S-net* 上での試験、などが挙げられる。

謝辞 この研究の一部は、平成7年度 長野工業高等専門学校教育研究特別経費により行われた。

## 参考文献

- 1) M.K.Craig, M.Rick, B.John, "Backup support gives VMEBUS powerful multiprocessing architecture", *Electronics*, vol.57, no.6, pp.132-138, 1984.
- 2) W.George P., "Bus structure eases multiprocessor integration", *Computer Design*, vol.23, no.7, pp.129-135, 1984.
- 3) Taub D.M., "Arbitration and control acquisition in the proposed IEEE 896 FUTUREBUS", *IEEE Micro*, vol.4, no.4, pp.28-41, 1984.
- 4) M.K.Vernon., U.Manber, "Distributed round-robin and first-come first-serve protocols and their application to multiprocessor bus arbitration", 15th Annual International Symposium on Computer Architecture, pp.269-277, 1988.
- 5) M.S.Masud, S.U.Alam, "A new arbitration circuit for synchronous multiple bus multiprocessor systems", *IEEE ICSI 90*, pp.57-62, 1990.
- 6) 山本 欧, 鳥居 淳, 天野 英晴, "IEEE 標準バス Futurebus のバスアービタの性能評価", *情処学研報*, 91-ARC-91, pp.111-118, 1991.
- 7) 不破 泰, 中村 八束, 清水 英孝, "2重のリング構造から成るキャンパスネットワーク -*S-net* について-", *信学論 (B)*, J71-B, no.12, pp.1672-1681, 1988.
- 8) IEEE, "Token Ring Access Method and Physical Layer Specification", *IEEE 802.5*, 1985.
- 9) ANSI, "Fiber Distributed Data Interface(FDDI) - Token Ring Physical Layer Protocol", *ANSI X3.148*, 1988.
- 10) S.Tasaka, "Performance Analysis of Multiple Access Protocols", MIT Press, Cambridge, MA, 1986.
- 11) H.Kobayashi, "Modeling and Analysis", Chap.4, Addison-Wesley Publishing Company, Inc., 1978.